

WSTĘP DO ELEKTROTECHNIKI część 2

Zakres wykładu

1. Silniki jedno i trójfazowe
2. Elektronika – kody paskowe rezystorów
3. Kondensatory elektrolityczne
4. Podstawy lutowania
5. Bramki logiczne

elhand 
TRANSFORMATORY

ul. Klonowa 60
PL, 42-700 LUBLINIEC
www.elhand.pl


Tel. +48 (34) 3473 100
Fax +48 (34) 3470 207
e-mail: info@elhand.pl

Transformator 3-FAZ		wg	PN-EN 60726:2003 + DNV	
Typ	ET3SM-150		Nr/Rok	00565 / 2015
Moc	150	kVA	Grupa pot.	Dy5
I	3x440	V	D	198 A
II	3x230	V	y	377 A
Częstotliwość	60	Hz	Klasa izolacji	T45H
Straty jałowe	445	W	Praca	S1
Straty zwarcia	2824	W	Chłodzenie	AN
Temp. otoczenia	45	°C	St. ochrony	IP23
Uk	3,30	%	Masa całkowita	579 kg



KAT 09-125

Made in Poland

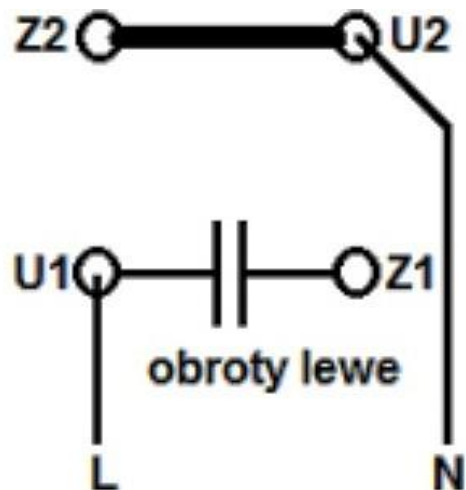
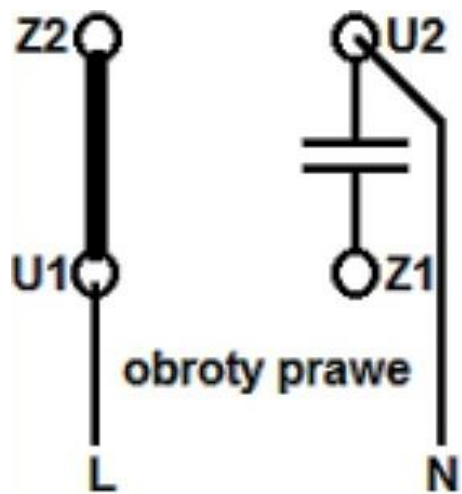
VEM motors GmbH D 38855 Wernigerode Made in Germany			IE 4 - 96,1%
IEC/EN 60034-1			
3-Mot.Nr./N° 420319/0001 HW			
Typ/Type IE4-W61R 280M 4 LL PT HW			
90 kW		cos φ 0,82	
400/690 D/Y	V	165,0 / 95,0 A	
1487 min ⁻¹ /r.p.m.		50 Hz	
Th.Kl./Th.cl.	155 (F)	IP 55	850 kg
IM B3		02.2016	
Fett/Grease ASONIC GHY 72			
DE 6317 C3 DIN625	- cm ²	h	
NE 6316 C3 DIN625	- cm ²	h	

FABRYKA MASZYN ELEKTRYCZNYCH S.A.			Iz F / °C	
indukta			S1	
Nr V021546		IM 1001		
Typ Sg 132M-4		IP 55		
3~	400Δ/ 690Y	V	50 Hz	
	7,5 kW	14,6/8,4 A		
cos φ 0,85		η 87,0 %		
n 1450 1/min				
G0G40B3120MG000Z				
		06/08		
MADE IN POLAND				

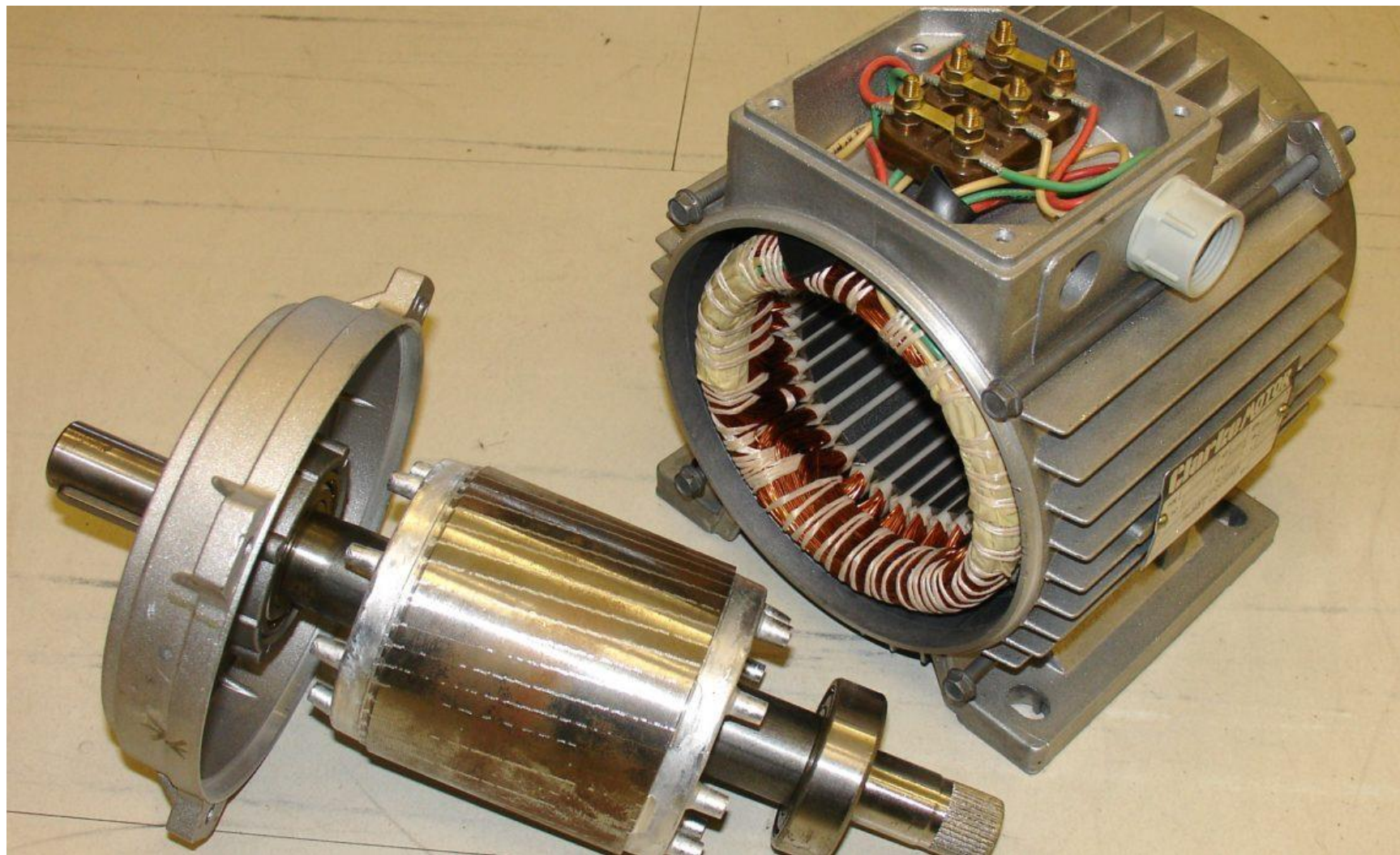
SN-49-180



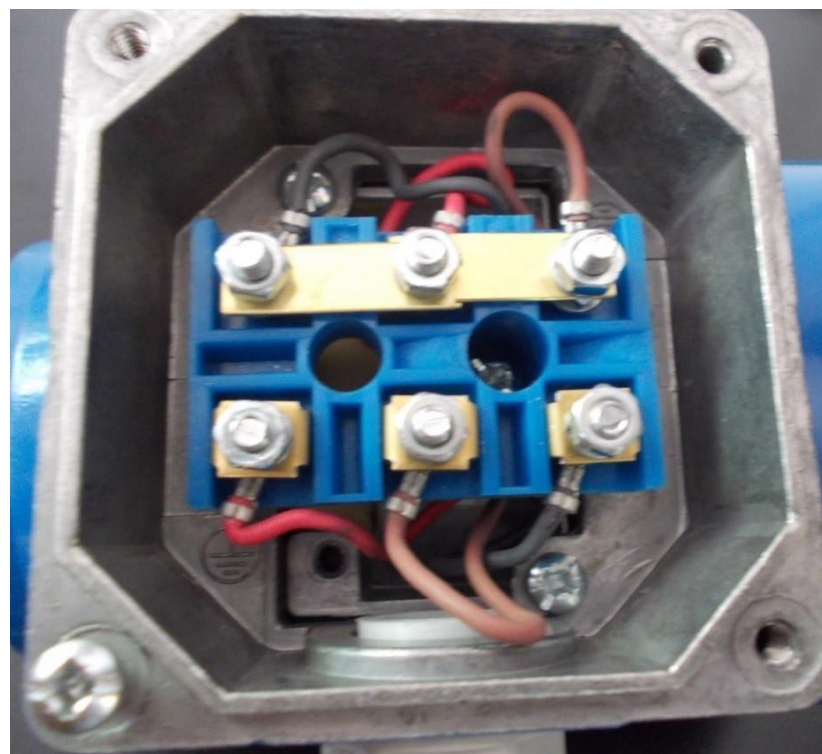
SILNIK JEDNOFAZOWY

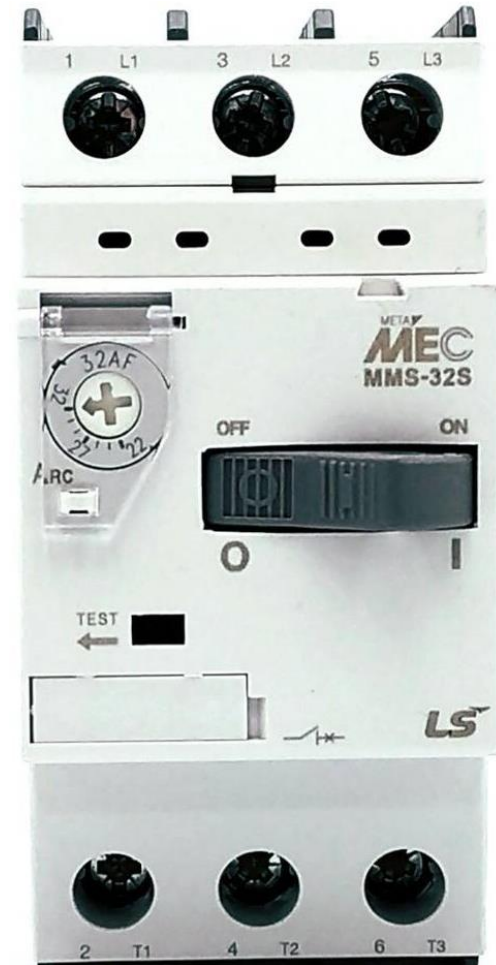
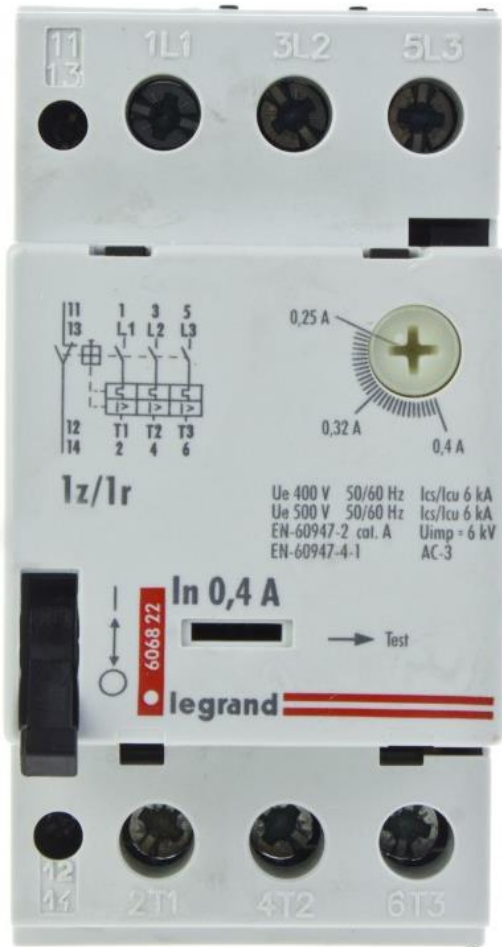


SILNIK TRÓJFAZOWY



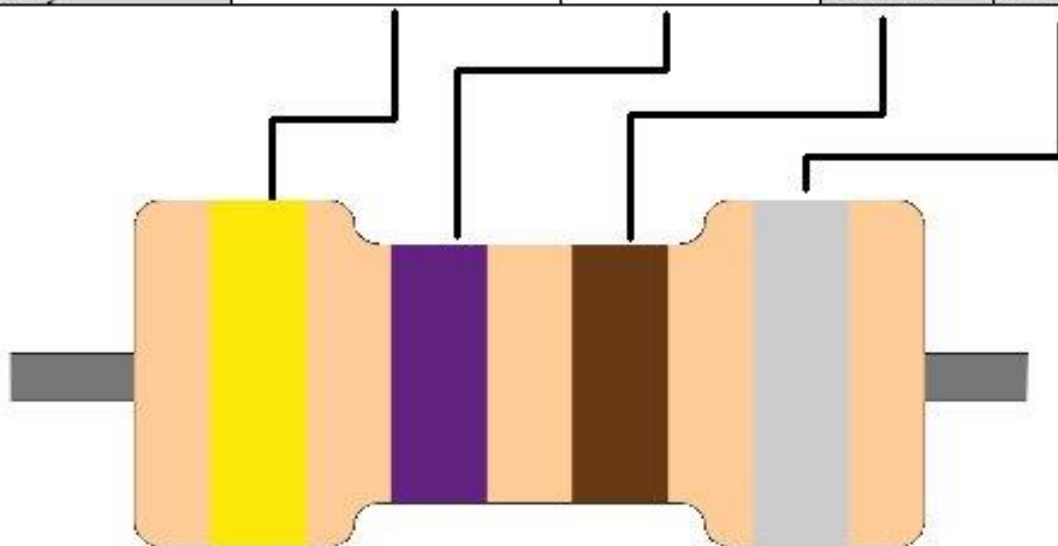
SILNIK TRÓJFAZOWY





Oznaczenie rezystorów – kod paskowy

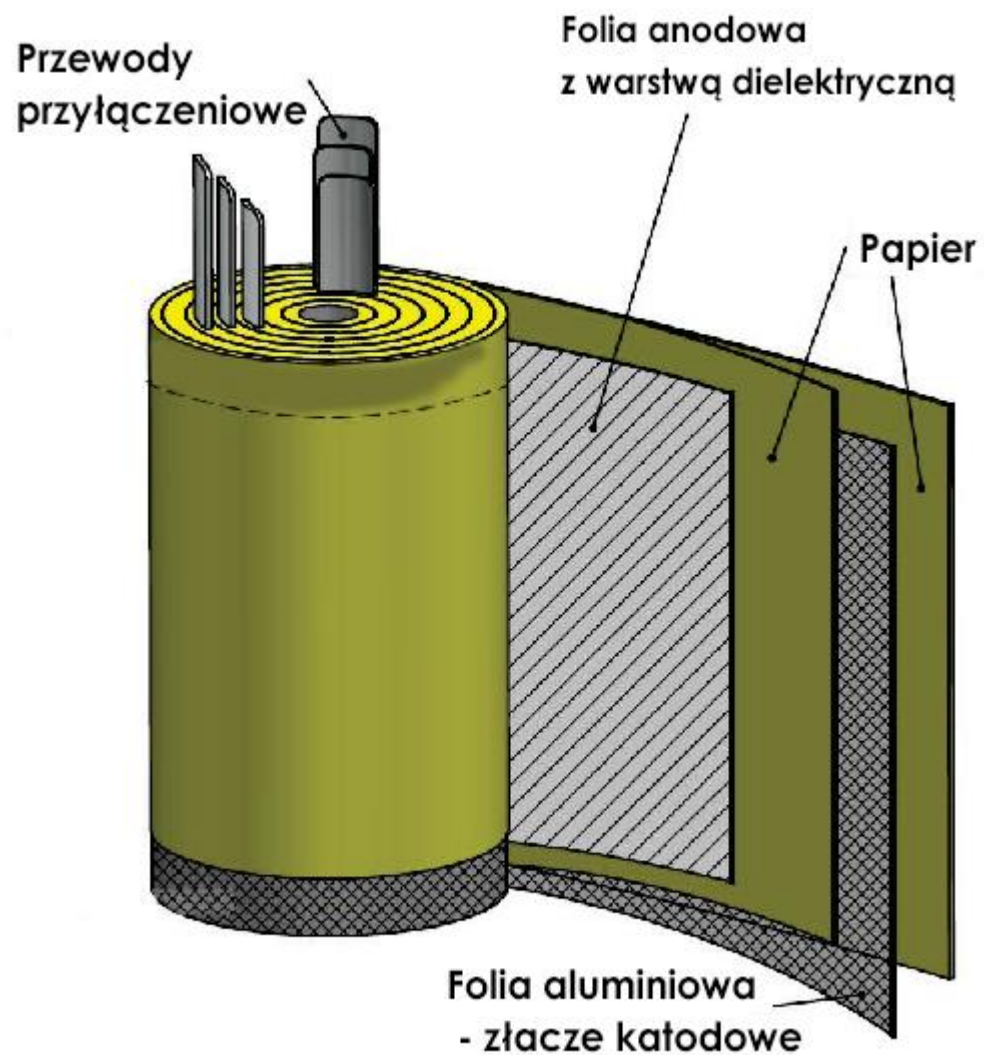
Kolor	Pierwsza cyfra	Druga cyfra	Mnożnik	Tolerancja
Czarny	0	0	1 Ω	
Brazowy	1	1	10 Ω	$\pm 1\%$
Czerwony	2	2	100 Ω	$\pm 2\%$
Pomarańczowy	3	3	1 k Ω	
Żółty	4	4	10 k Ω	
Zielony	5	5	100 k Ω	
Niebieski	6	6	1 M Ω	
Fioletowy	7	7	10 M Ω	
Szary	8	8	100 M Ω	
Biały	9	9		
Złoty			0.1 Ω	$\pm 5\%$
Srebrny			0.01 Ω	$\pm 10\%$

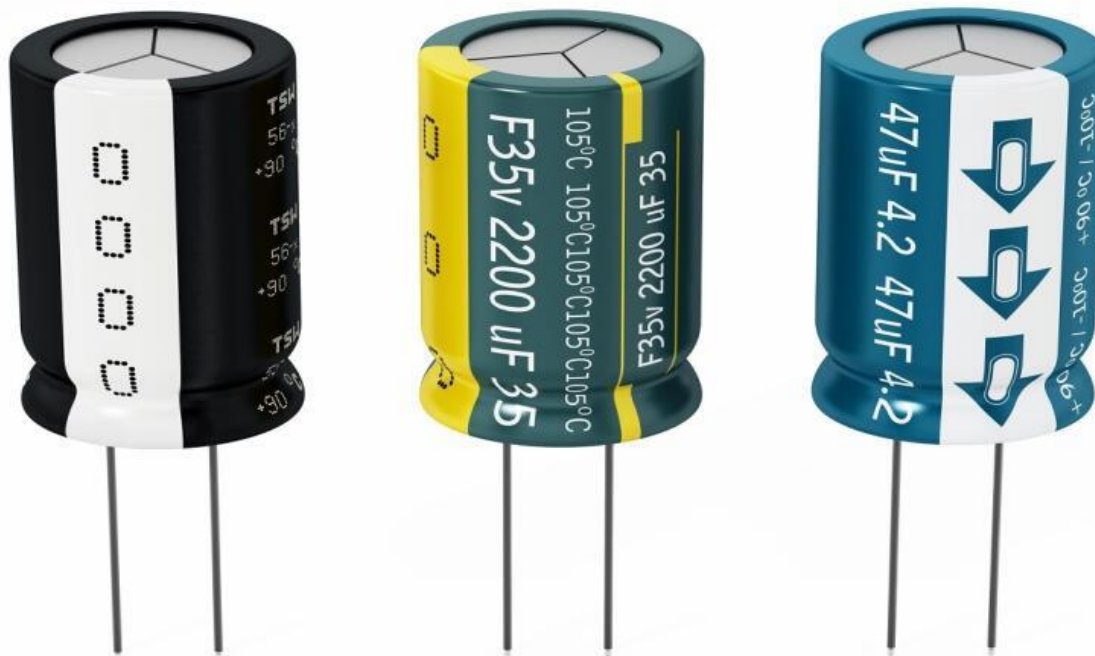


Oznaczenie rezystorów – kod paskowy

<p>0 1 2 3 4 5 6 7 8 9</p> <p>0 Black</p> <p>1 Brown</p> <p>2 Red</p> <p>3 Orange</p> <p>4 Yellow</p> <p>5 Green</p> <p>6 Blue</p> <p>7 Purple</p> <p>8 Grey</p> <p>9 White</p> <p>±1% Brown</p> <p>±2% Red</p> <p>±5% Gold</p> <p>±10% Silver</p>	<p>±1%</p> <p>±2%</p> <p>±5%</p> <p>±10%</p> <p>27K EXAMPLE</p> <p>0 X1</p> <p>1 1 X10</p> <p>2 2 X100</p> <p>3 3 X1000</p> <p>4 4 X10000</p> <p>5 5 X100000</p> <p>6 6 X1000000</p> <p>7 7 ÷10</p> <p>8 8 ÷100</p> <p>9 9</p>	<p>±1%</p> <p>±2%</p> <p>±5%</p> <p>±10%</p> <p>15K EXAMPLE</p> <p>0 0 X1</p> <p>1 1 1 X10</p> <p>2 2 2 X100</p> <p>3 3 3 X1000</p> <p>4 4 4 X10000</p> <p>5 5 5 ÷10</p> <p>6 6 6 ÷100</p> <p>7 7 7</p> <p>8 8 8</p> <p>9 9 9</p>	<p>±1%</p> <p>±2%</p> <p>±5%</p> <p>±10%</p> <p>100</p> <p>25</p> <p>10</p> <p>1</p> <p>50</p> <p>15</p> <p>5</p> <p>620K EXAMPLE</p> <p>0 0 X1</p> <p>1 1 1 X10</p> <p>2 2 2 X100</p> <p>3 3 3 X1000</p> <p>4 4 4 X10000</p> <p>5 5 5 ÷10</p> <p>6 6 6 ÷100</p> <p>7 7 7</p> <p>8 8 8</p> <p>9 9 9</p>
<p>Color Codes</p>	<p>4 Band Resistors</p>	<p>5 Band Resistors</p>	<p>6 Band Resistors</p>

Kondensator elektrolityczny



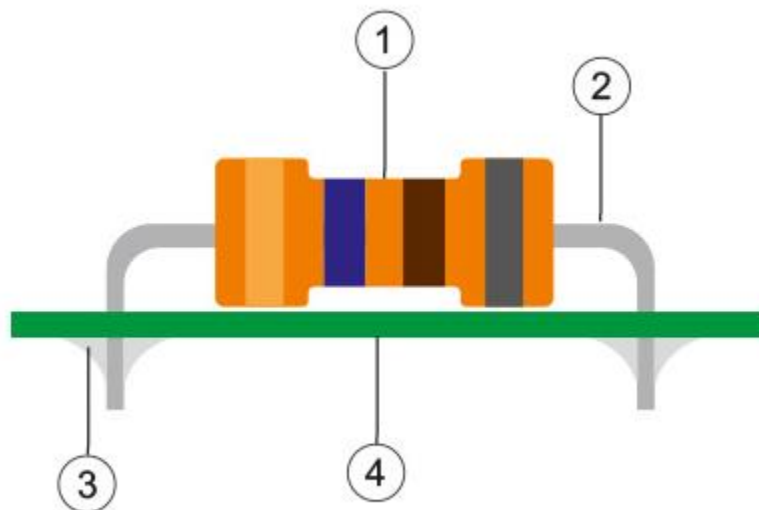


(+) plus (+) plus (+) plus (+)



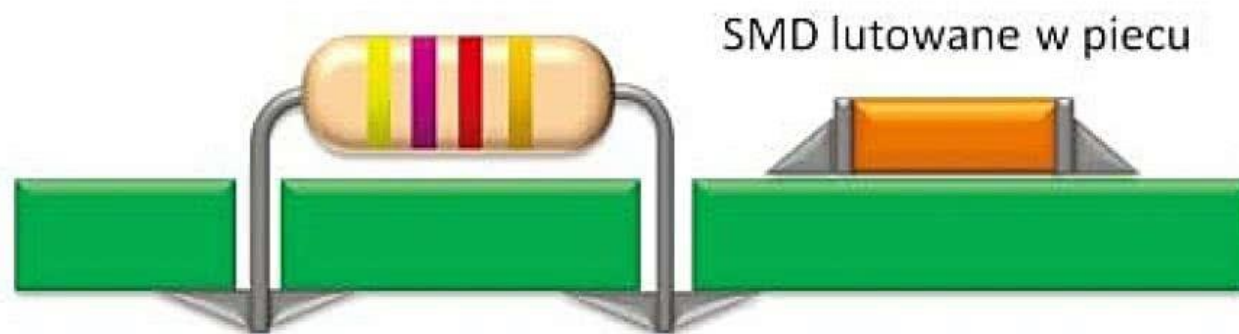
(-) minus (-) minus (-) minus (-)

Montaż na płytkach PCB



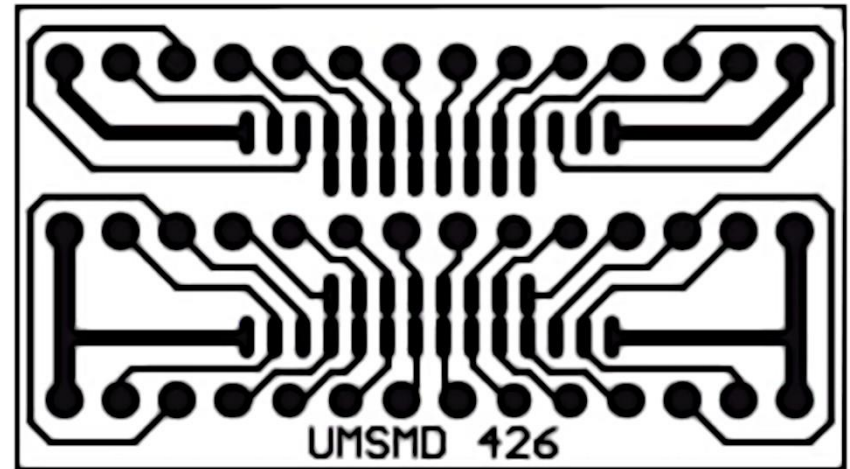
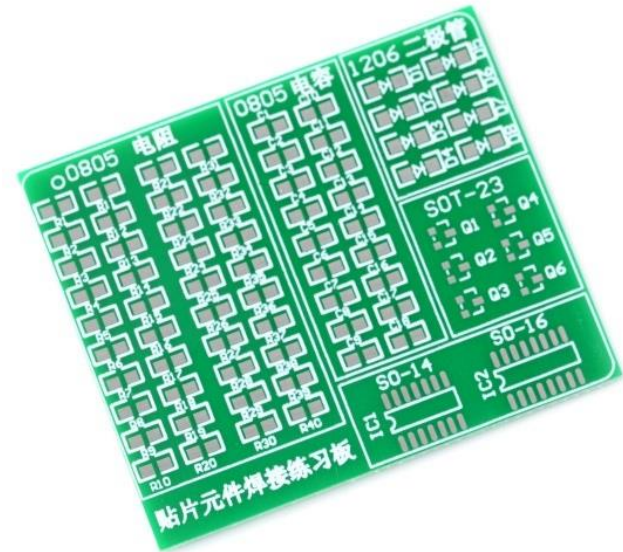
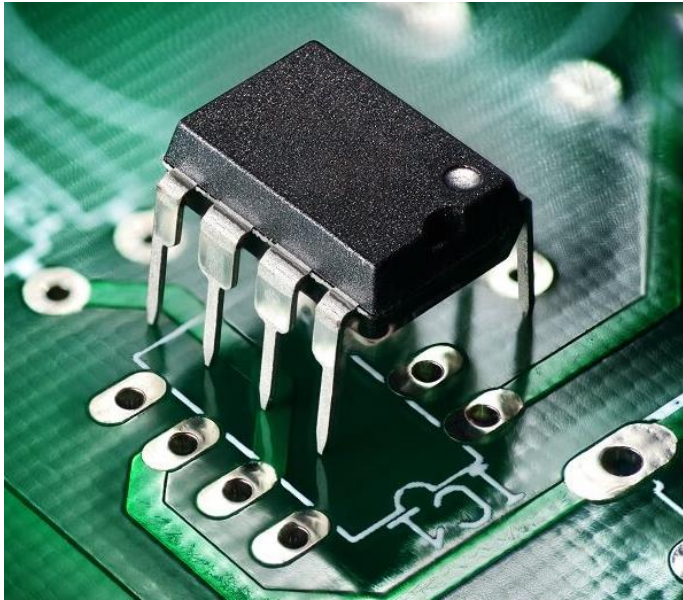
Montaż przewlekany:

- 1 - Element THT
- 2 - Wyprowadzenia elektryczne
- 3 - Połączenie lutowe
- 4 - PCB



SMD lutowane w piecu

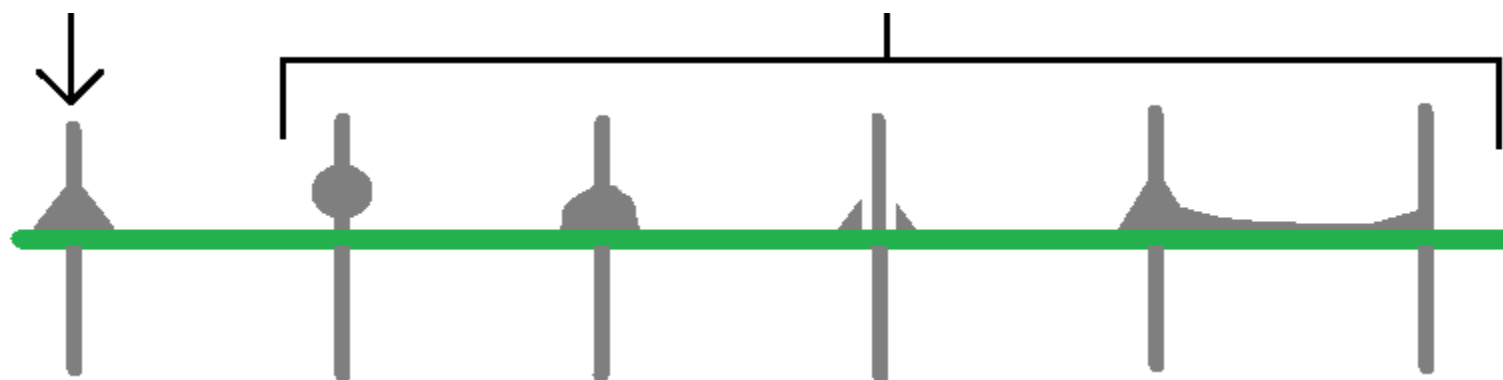
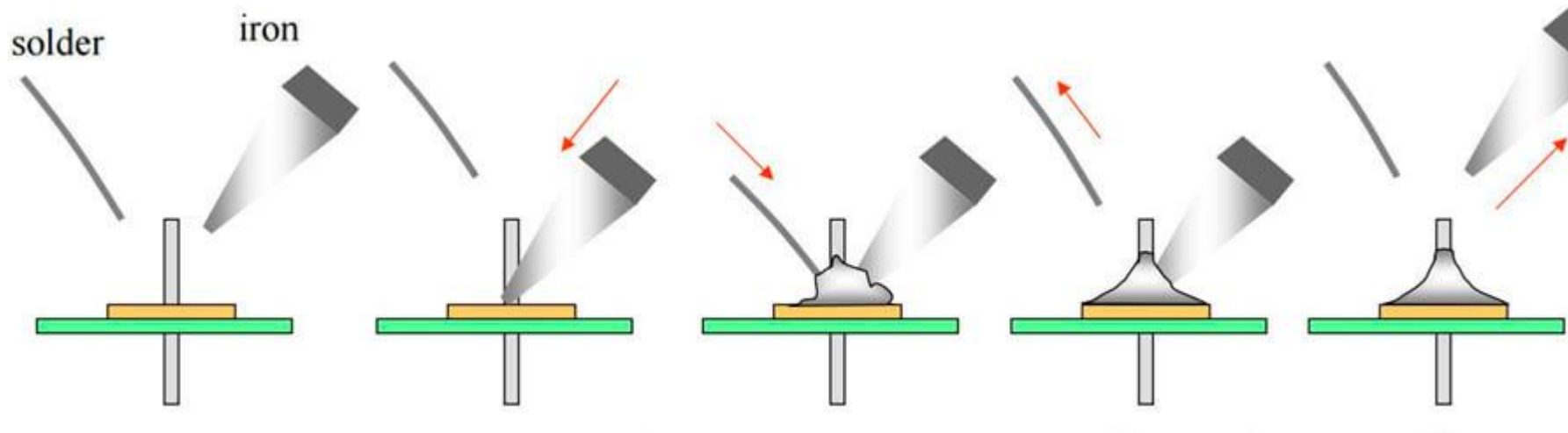
THT lutowane na fali



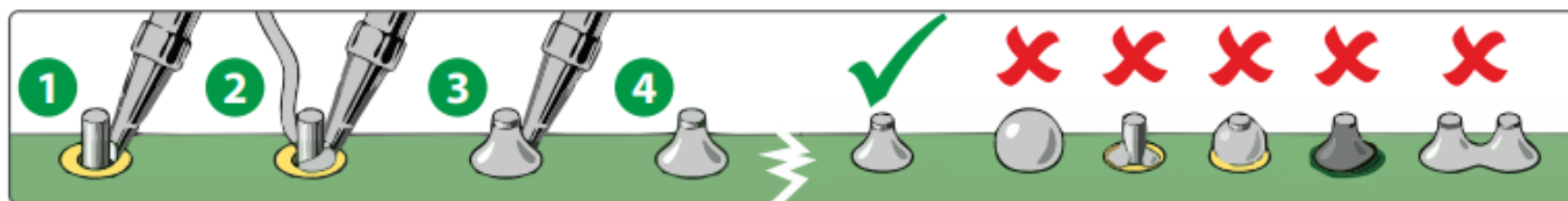








Wskazówki montażowe

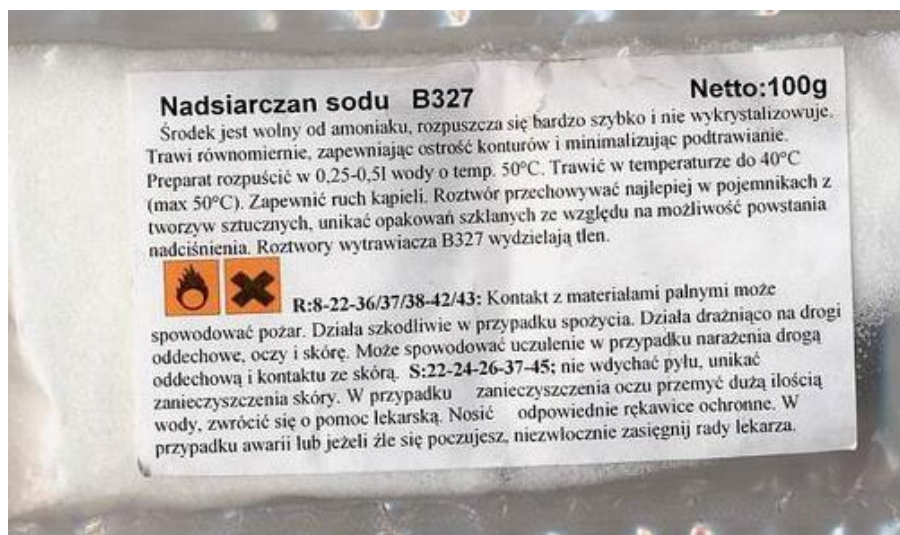
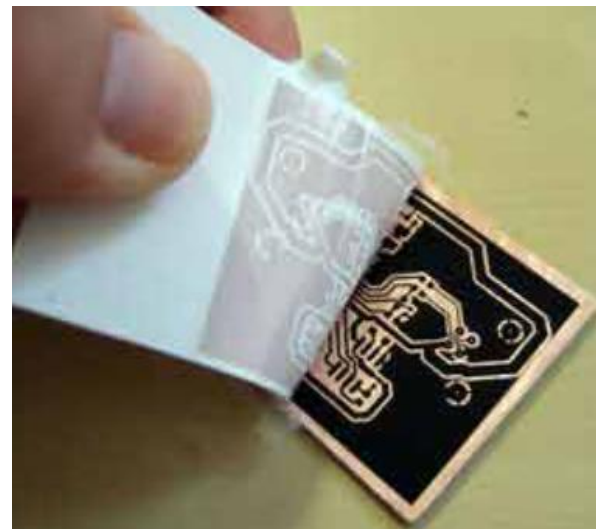
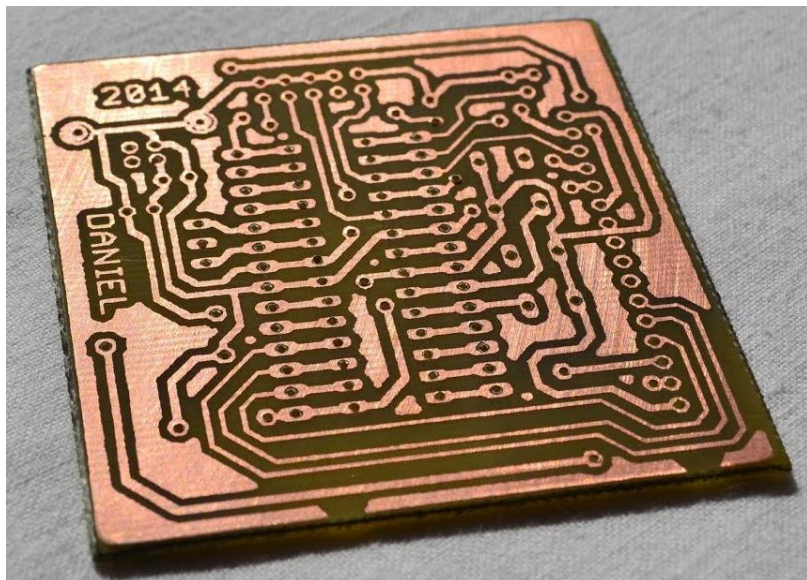


- 1** Grotem rozgrzanej lutownicy dotknij nóżkę/końcówkę elementu tuż przy polu lutowniczym
- 2** Następnie przyłóż "cynę"/spoiwo
- 3** Po uformowaniu się stożka odejmij "cynę", a następnie lutownicę
- 4** Cały proces powinien trwać 2-3sekundy

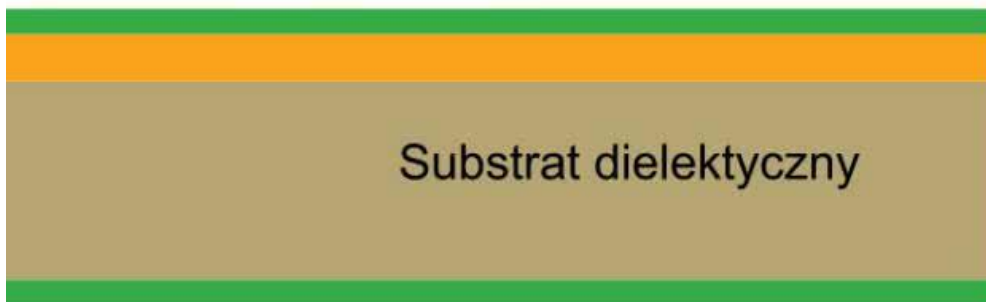
Warunkiem powstania poprawnego lutu jest czystość łączonych powierzchni, obecność topnika w spoiwie, odpowiednio wysoka temperatura (320-360°C) oraz właściwa ilość spoiwa. Zbyt duża ilość spoiwa spowoduje powstanie kulki lub złączenie się dwóch sąsiednich punktów lutowniczych. Zbyt niska temperatura lub ilość spoiwa, a także zanieczyszczenia mogą doprowadzić do "zimnych lutów" tzn. spoiwo i zawarty w niej topnik nie zwilży łączonych powierzchni i powstanie nietrwały lut, który z czasem się utleni, wystąpi przerwa i urządzenie przestanie działać.







Płytki jedniwarstwowa



Masa przeciwlutowa
Warstwa miedzi



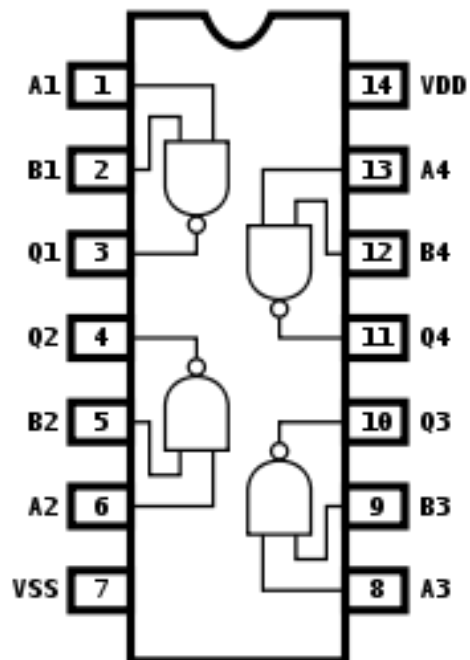
Płytki dwuwarstwowa



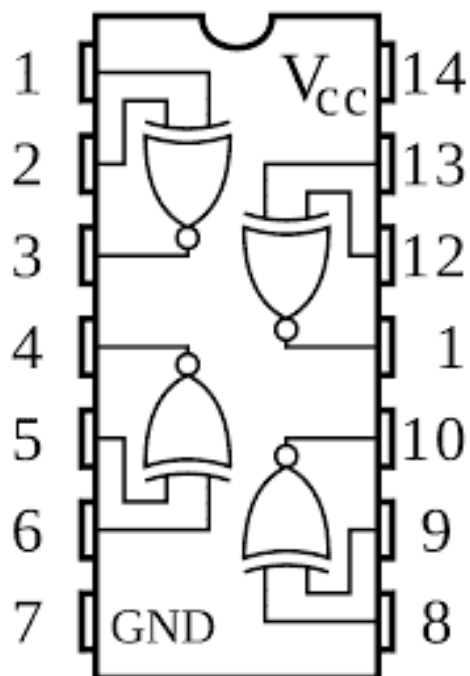
Górna warstwa miedzi

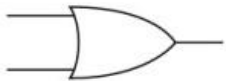
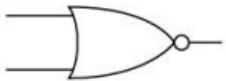

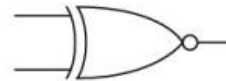
Dolna warstwa miedzi

Bramki logiczne - algebra Boole'a



Nazwa	NOT	AND	NAND																																				
Działanie	\bar{A}	AB	\overline{AB}																																				
Symbol																																							
Tabela prawdy	<table border="1"> <thead> <tr> <th>A</th> <th>X</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	X	0	1	1	0	<table border="1"> <thead> <tr> <th>B</th> <th>A</th> <th>X</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	B	A	X	0	0	0	0	1	0	1	0	0	1	1	1	<table border="1"> <thead> <tr> <th>B</th> <th>A</th> <th>X</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	B	A	X	0	0	1	0	1	1	1	0	1	1	1	0
A	X																																						
0	1																																						
1	0																																						
B	A	X																																					
0	0	0																																					
0	1	0																																					
1	0	0																																					
1	1	1																																					
B	A	X																																					
0	0	1																																					
0	1	1																																					
1	0	1																																					
1	1	0																																					

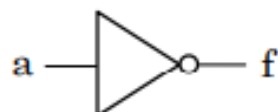


OR			NOR			XOR			XNOR		
$A+B$			$\overline{A+B}$			$A\oplus B$			$\overline{A\oplus B}$		
											
B	A	X	B	A	X	B	A	X	B	A	X
0	0	0	0	0	1	0	0	0	0	0	1
0	1	1	0	1	0	0	1	1	0	1	0
1	0	1	1	0	0	1	0	1	1	0	0
1	1	1	1	1	0	1	1	0	1	1	1

Bramki logiczne (rodzaj, funkcja logiczna, symbol, tablica prawdy)

NOT (negacja):

$$f = \bar{a}$$



a	f
0	1
1	0

EXOR (Exclusive OR, wyłączna suma logiczna):

$$f = a \oplus b$$



a	b	f
0	0	0
0	1	1
1	0	1
1	1	0

AND (iloczyn):

$$f = a \cdot b$$



a	b	f
0	0	0
0	1	0
1	0	0
1	1	1

NAND (NOT-AND, negacja iloczynu):

$$f = \overline{a \cdot b}$$



a	b	f
0	0	1
0	1	1
1	0	1
1	1	0

OR (suma):

$$f = a + b$$



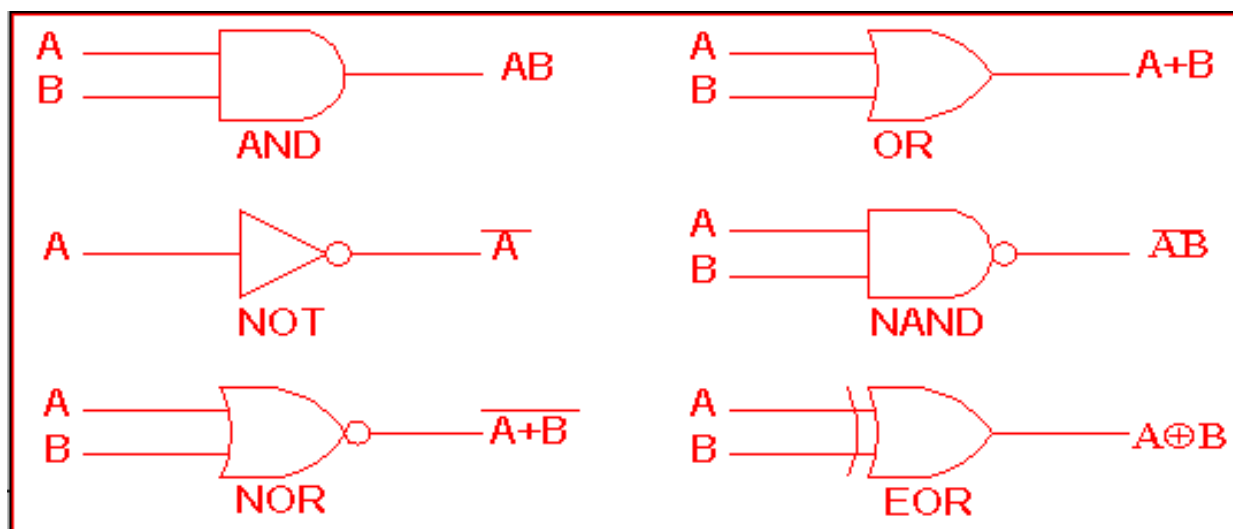
a	b	f
0	0	0
0	1	1
1	0	1
1	1	1

NOR (NOT-OR, negacja sumy):

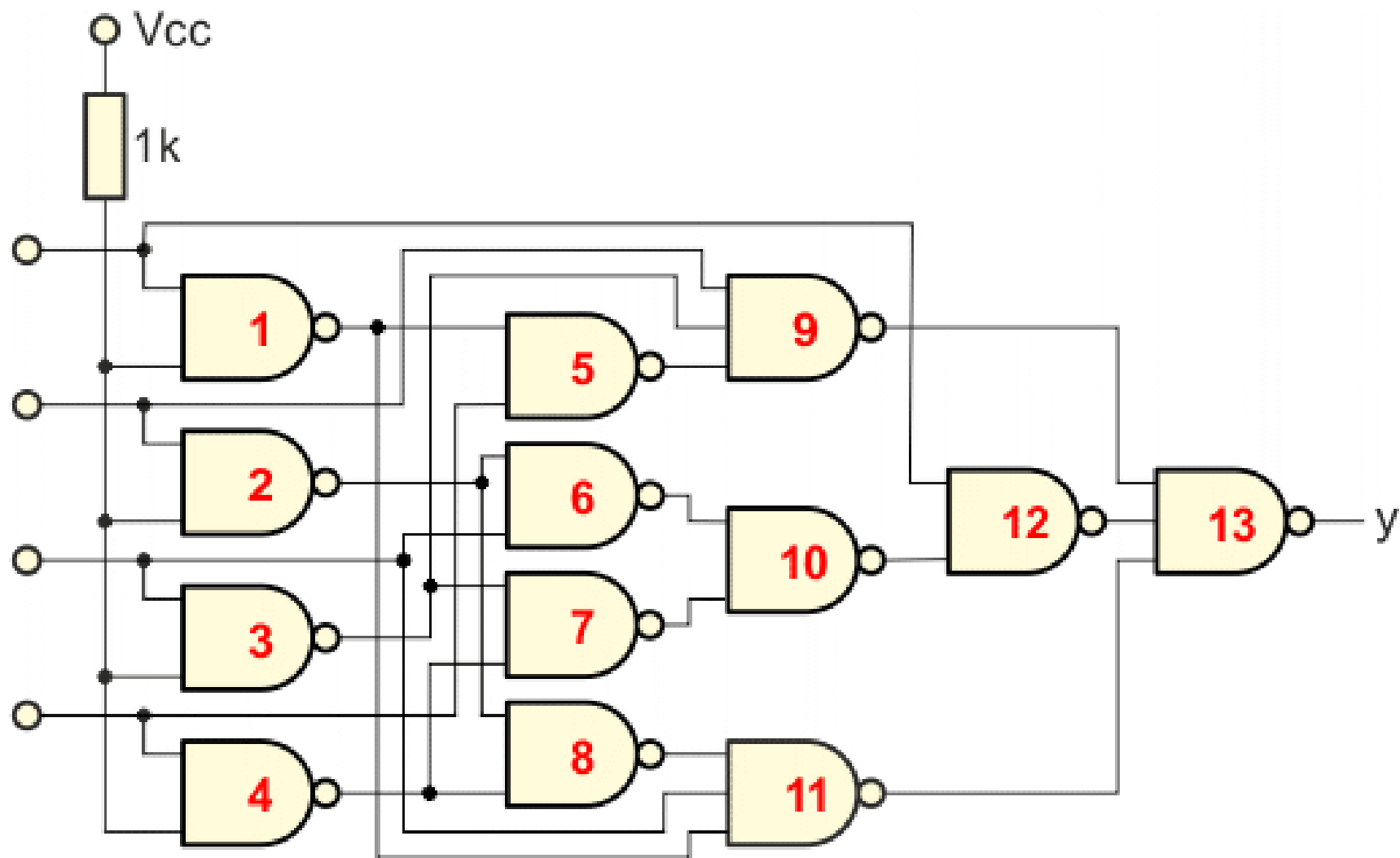
$$f = \overline{a + b}$$



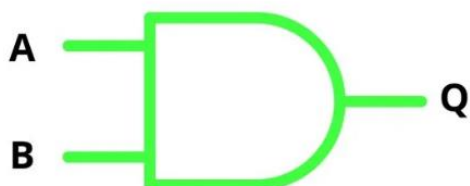
a	b	f
0	0	1
0	1	0
1	0	0
1	1	0



$A * B = B * A$	$A+B = B+A$	prawo przemienności
$A*(B+C) = A*B + A*C$	$A+(B*C) = (A+B)*(A+C)$	prawo rozdzielności
$1 * A = A$	$0 + A = A$	prawo tożsamości
$A * \bar{A} = 0$	$A + \bar{A} = 1$	prawo odwrotności
$0 * A = 0$	$1 + A = 1$	
$A * A = A$	$A + A = A$	
$\overline{A * B} = \bar{A} + \bar{B}$	$\overline{A + B} = \bar{A} * \bar{B}$	tw. de Morgana



Symbol bramki logicznej AND



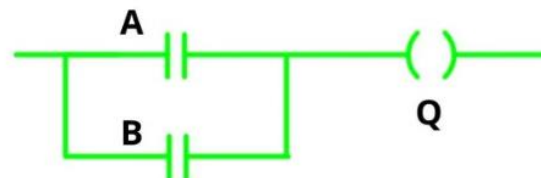
Funkcja AND w języku LADDER



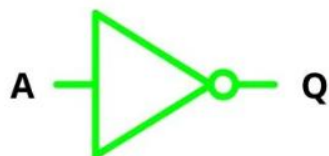
Symbol bramki logicznej OR



Funkcja OR w języku LADDER



Symbol bramki logicznej NOT



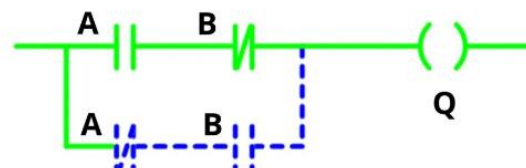
Funkcja NOT w języku LADDER



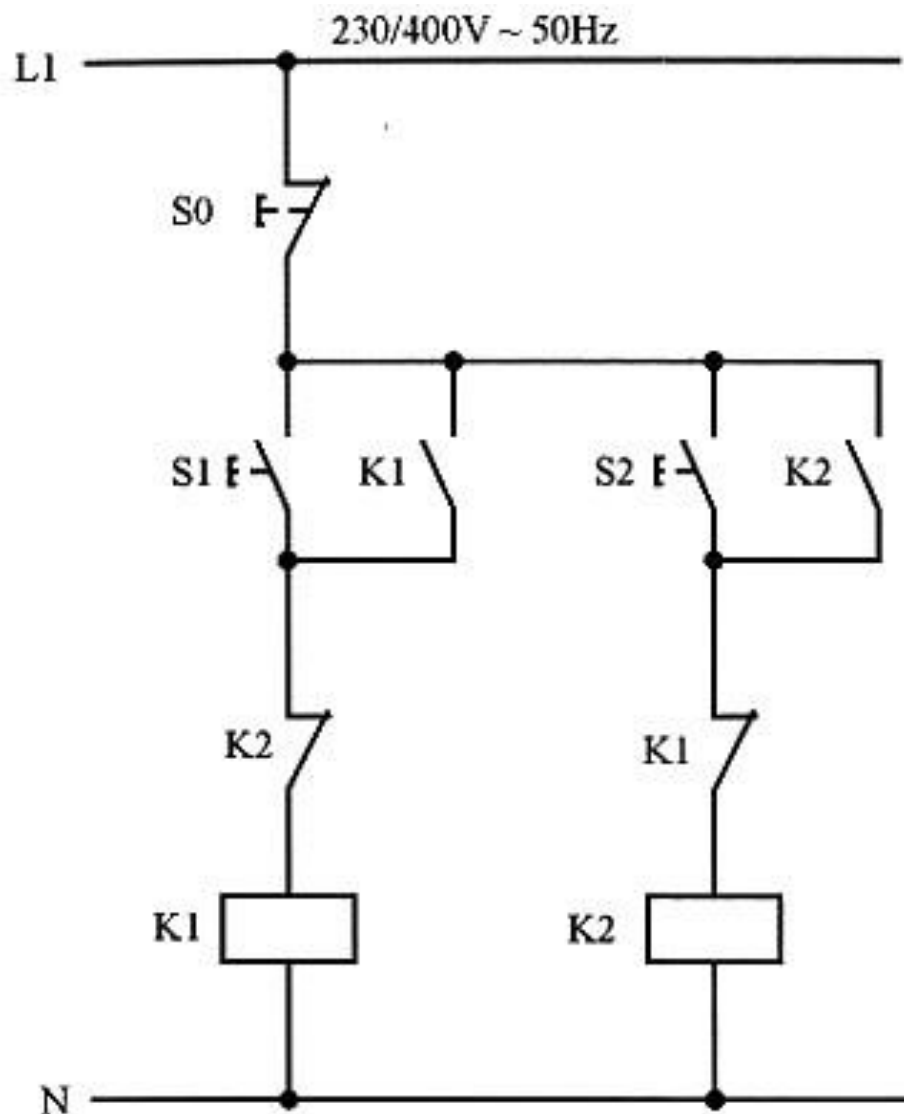
Symbol bramki logicznej EX-OR



Funkcja EX-OR w języku LADDER



Bramki logiczne - zastosowanie



Lista przyporządkowania

S0 - X0

S1 - X1

S2 - X2

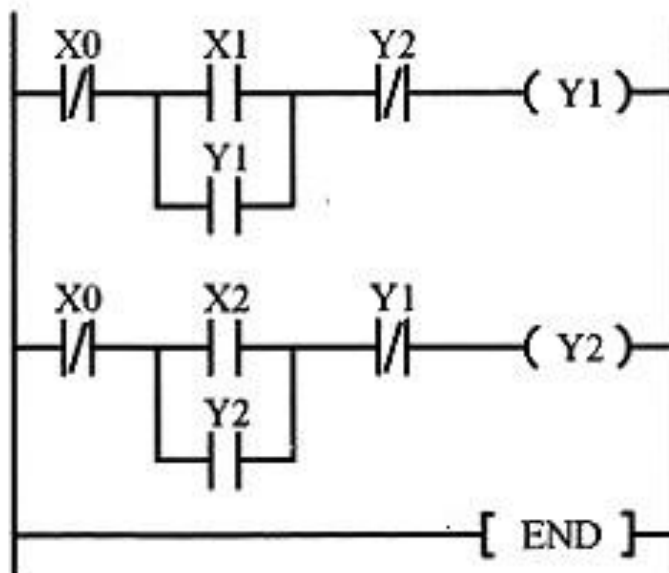
K1 - Y1

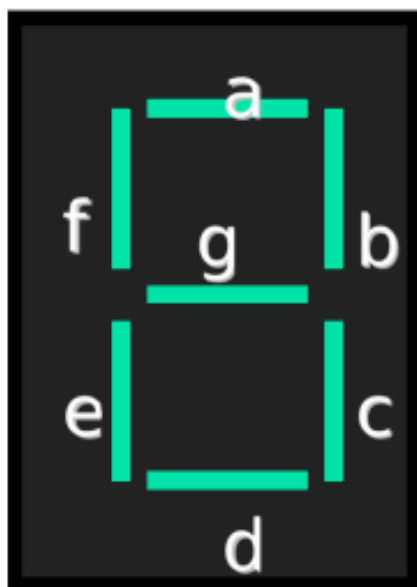
K2 - Y2

X - wejścia cyfrowe PLC

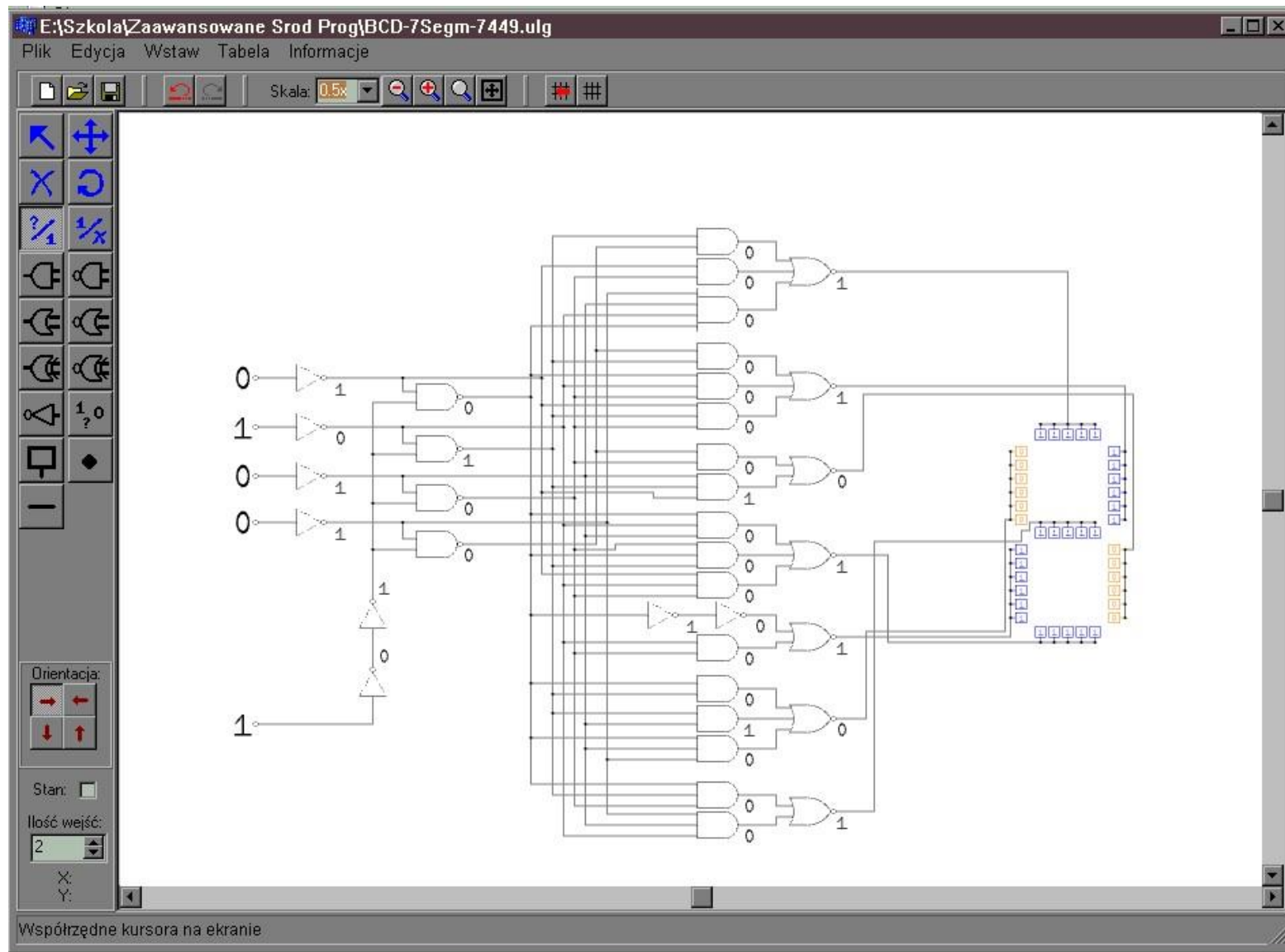
Y - wyjścia cyfrowe PLC

Schemat drabinkowy LD





CYFRA	a	b	c	d	e	f	g
0	1	1	1	1	1	1	0
1	0	1	1	0	0	0	0
2	1	1	0	1	1	0	1
3	1	1	1	1	0	0	1
4	0	1	1	0	0	1	1
5	1	0	1	1	0	1	1
6	1	0	1	1	1	1	1
7	1	1	1	0	0	0	0
8	1	1	1	1	1	1	1
9	1	1	1	1	0	1	1



LOGO!Soft Comfort

File Edit Format View Tools Window Help

Diagram Mode Network Project

Tools

Diagram Editor

LOGO_sterownik_temp.lsc

Diagram components and labels:

- Inputs: I1, I2, AI1, AI2
- Logic blocks: B001, B002, B003, B004, B005, B006
- Outputs: Q1
- Memory bits: M8 (Initialization Flag), M25 (LD601 displays wh...), M29 (LD601 displa...)
- Parameters for B003:
 - Gain = 1.0+
 - Offset = 0
 - Point = 0
 - On = 0
 - Off = 0
 - Gain = 1.0+
 - Offset = 0
 - Point = 0
 - Rem = off
 - OSD0+
- Parameters for B007:
 - Pr0 = 0
 - Qu0 = off
 - Text1: enabled
 - Text2: disabled

SIEMENS LOGO! 12/24RCE

LAN MAC ADDRESS E0-DC-A0-00-7D-BA

OUTPUT 4xRELAY/10A

DC 12/24V INPUT 8xDC

1, I2 = AI3, AI4 (0..10V)

17, I8 = AI1, AI2 (0..10V)

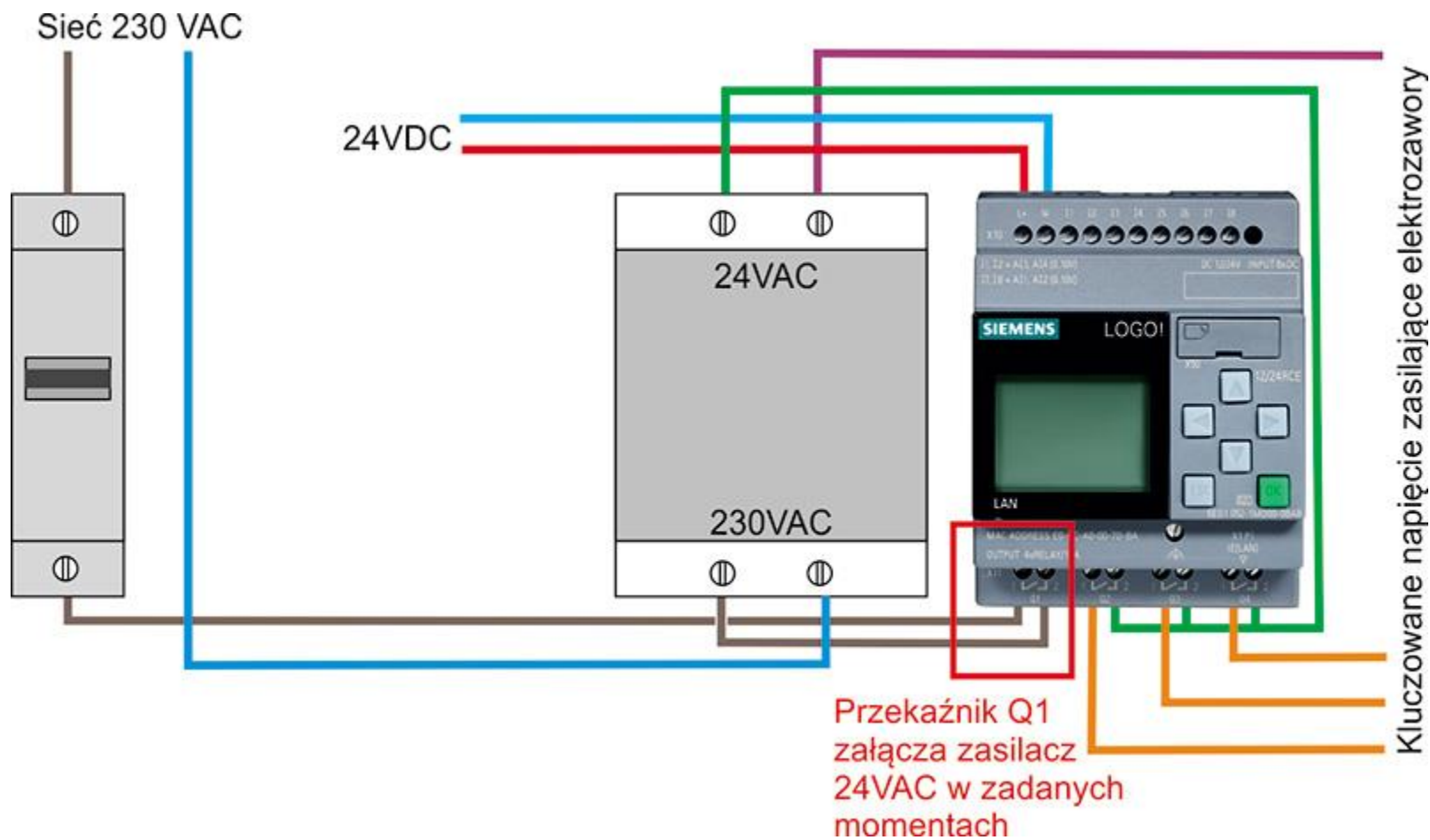
6ED1 052-1MD00-0BA8

X1 P1 IE(LAN)

Q1 Q2 Q3 Q4

Download PC --> LOGO! completed

LOGO! 8.FS4 100% S. 1



Dziękuję za uwagę



mgr inż. Robert Czak
tel: 0048 603687444
mail: robert.czak@op.pl